

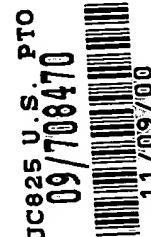
IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

PATENT

In re application of: **Toshiro SATO et al.**

Serial Number: **Not Yet Assigned**  
(Continuation of PCT/JP99/02093)

Filed: **November 9, 2000**



For: **NOISE CHECKING METHOD AND APPARATUS**

**CLAIM FOR PRIORITY UNDER 35 U.S.C. 119**

Director of Patents and Trademarks  
Washington, D.C. 20231

November 9, 2000

43  
4/24/00  
M. P. Reddy

Sir:

The benefit of the filing dates of the following prior foreign applications is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

**Japanese Appln. No. 10-132196, filed on May 14, 1998; and**

**Japanese Appln. No. 10-277367, filed on September 30, 1998**

In support of this claim, the requisite certified copies of said original foreign applications are filed herewith.

It is requested that the file of this applications be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copies.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,  
ARMSTRONG, WESTERMAN, HATTORI  
McLELAND & NAUGHTON

Ronald F. Naughton  
Reg. No. 24,616

Atty. Docket No.: 001399  
Suite 1000, 1725 K Street, N.W.  
Washington, D.C. 20006  
Tel: (202) 659-2930  
Fax: (202) 887-0357  
RFN/yap

CERTIFIED COPY OF  
PRIORITY DOCUMENT

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

017801/60  
JCS25 U.S. PRO  
11/60/11

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出 願 年 月 日  
Date of Application:

1998年 5月14日

出 願 番 号  
Application Number:

平成10年特許願第132196号

出 願 人  
Applicant(s):

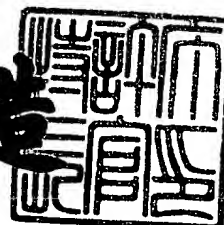
富士通株式会社

BEST AVAILABLE COPY

2000年 8月11日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 9802545

【提出日】 平成10年 5月14日

【あて先】 特許庁長官 殿

【国際特許分類】 G06F 11/22

【発明の名称】 ノイズマージンチェック方法および装置

【請求項の数】 3

【発明者】

【住所又は居所】 神奈川県横浜市港北区新横浜二丁目15番16 株式会社  
社富士通コンピュータテクノロジー内

【氏名】 岩倉 好幸

【発明者】

【住所又は居所】 神奈川県横浜市港北区新横浜二丁目15番16 株式会社  
社富士通コンピュータテクノロジー内

【氏名】 後藤 一成

【発明者】

【住所又は居所】 神奈川県横浜市港北区新横浜二丁目15番16 株式会社  
社富士通コンピュータテクノロジー内

【氏名】 佐藤 俊昭

【発明者】

【住所又は居所】 神奈川県横浜市港北区新横浜二丁目15番16 株式会社  
社富士通コンピュータテクノロジー内

【氏名】 鐘井 一欽

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100100930

【弁理士】

【氏名又は名称】 長澤 俊一郎

【電話番号】 03-3822-9271

【選任した代理人】

【識別番号】 100080894

【弁理士】

【氏名又は名称】 京谷 四郎

【電話番号】 03-3823-7935

【手数料の表示】

【予納台帳番号】 024143

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704945

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ノイズマージンチェック方法および装置

【特許請求の範囲】

【請求項1】 着目配線において、回路シミュレーションモデルを作成して回路シミュレーションを行い、伝送路の波形なまり、反射ノイズ、クロストーク等のノイズを計算し、

上記各ノイズの発生タイミングを考慮して、各ノイズを合成してノイズ合成波形を得て、該ノイズ合成波形から、最大の遅延時間と最小の遅延時間を抽出し、上記配線を含むパスについてのノイズマージンチェック、ディレイ／レーシングチェックを行う

ことを特徴とするノイズマージンチェック方法。

【請求項2】 リンギングのエラーがあるネットに付加するダンピング抵抗値の候補を求めて提示し、該候補の中から選択されたダンピング抵抗値を上記ネットに付加したときのノイズ合成波形を求めて、該ノイズ合成波形を表示することを特徴とする請求項1のノイズマージンチェック装置。

【請求項3】 着目配線における回路シミュレーションモデルを作成する回路モデル作成手段と、

上記回路シミュレーションモデルに基づいて回路シミュレーションを行い、ノイズ計算を行うシミュレーション手段と、

上記シミュレーションにより得られた波形なまり、反射ノイズ、クロストーク等のノイズを、各ノイズの発生タイミングを考慮して合成し、ノイズ合成波形を得るノイズ波形合成手段と、

上記ノイズ合成波形に基づいて、ノイズ解析を行うノイズ解析手段を備えたことを特徴とするノイズマージンチェック装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、LSI、プリント基板等の電子装置におけるシステムノイズのチェック方法および装置に関する。

## 【0002】

## 【従来の技術】

現在、開発されている各種エレクトロニクスの機器においては、その高性能、高速、小型化の要求により、今や機器の機能も何倍にも複雑化し、その動作速度の高速化（例えばシステムクロックが300MHz程度）もかなり進んできている。このような状況化において、装置に多く採用されているCMOSのLSIは、低消費電力であるという特徴がある反面、動作電流が大きく変動することによる電源系のノイズ発生や振幅電圧の減少によるノイズマージンの低下等の問題がある。

また、装置の高速化と微細化により、クロストークノイズ、インピーダンス不整合や大容量負荷による反射ノイズが複合して発生するため、ノイズによるディレイ問題や誤動作を引き起こす問題が生じている。

従来から、これらのノイズによる問題を個々に解決する手段は提示されおり、上記クロストークノイズ、インピーダンス不整合や大容量負荷による反射ノイズを個々に解析し、個々のノイズについてのマージンチェックや、ディレイ／レーシング解析等を行っていた。

## 【0003】

## 【発明が解決しようとする課題】

従来からノイズによる問題を個々に解決する手段は提示されたいが、ノイズの発生タイミングやネットにおける遅延を考慮して、各ノイズを統合的に解析し、実際に装置を作成する前にチェックする技術がなく、設計者の手作業と装置の試験によってこれらの問題をチェックしていた。また、従来においては、ノイズの発生タイミングやネットにおける遅延を考慮したノイズ解析を行っていなかったもので、ノイズの影響を過大に評価する傾向があった。

しかしながら、近年、機器の機能は複雑化、高速化し、これに伴い回路の設計条件も一層厳しくなっており、ノイズの発生タイミングやネットにおける遅延を考慮して各ノイズを統合的に解析し、実際の波形に近い波形によりマージンチェックや、ディレイ／レーシング解析等が行うことが要望されるようになってきている。

【0004】

本発明は上記した事情に鑑みなされたものであって、本発明の第1の目的は、個々のノイズを考慮した実際に則した波形により、各ノイズを統合的に解析することを可能とし、ノイズ計算精度を向上させるとともにチェック精度を向上させることである。

本発明の第2の目的は、ノイズマージンチェックの処理時間を大幅に短縮するとともに、ノイズ解析における設計者の工数を軽減し、作業効率を向上させることである。

【0005】

【課題を解決するための手段】

図1は本発明の原理図であり、同図において、1は回路情報、2は配線情報、3は回路情報1、配線情報2からシミュレーションモデルを作成する手段、4は上記作成されたシミュレーションモデルを入力として回路シミュレーションを行う手段、5は上記回路シミュレーションにより得た、波形なまり、反射ノイズを考慮した伝送路波形、クロストークノイズ、同時スイッチノイズを、発生タイミングを考慮して合成する手段、6はノイズ解析手段である。

【0006】

図1に示すように本発明は次のようにして前記課題を解決する。

(1) 着目配線において、回路シミュレーションモデルを作成して回路シミュレーションを行い、伝送路の波形なまり、反射ノイズ、クロストーク等のノイズを計算し、上記各ノイズの発生タイミングを考慮して、各ノイズを合成してノイズ合成波形を得る。そして、ノイズ合成波形から、最大の遅延時間と最小の発生タイミングを抽出し、上記配線を含むパスについてのノイズマージンチェック、デレイ／レーシングチェックを行う。

(2) 上記(1)において、リングングのエラーがあるネットに付加するダンピング抵抗値の候補を求めて提示し、該候補の中から選択されたダンピング抵抗値を上記ネットに付加したときのノイズ合成波形を求めて、該ノイズ合成波形を表示する。

【0007】

本発明においては、上記のように回路シミュレーションを行って、ノイズ波形を計算し、その結果をノイズ発生タイミングを考慮して合成しノイズ合成波形を求めているので、統合的なノイズのマーヅンをチェックを行うことができる。

さらに、ダンピング抵抗値の候補を求めて提示し、選択されたダンピング抵抗値をネットに付加したときのノイズ合成波形を表示できるようにすることにより、ノイズ解析を容易にし、設計者の負担を軽減することができる。

#### 【0008】

##### 【発明の実施の形態】

以下、本発明の実施の形態について説明する。

#### A. 実施例1

図2は本発明の第1の実施例のノイズマーヅンチェック装置の機能構成を示す図である。

本実施例において、ノイズマーヅンチェックは次のように行われる。

(1) 配線情報の抽出手段13により回路ネットリスト11および実装データベース12から配線情報を抽出し、回路モデル作成手段14により回路シミュレーションモデルを作成する。

回路シミュレーションモデルには、以下の内容が含まれる。

例えば、対象となるネットが図3(a)に示すようにDedネット〔ノイズの影響を受けるネット(着目ネット):Net A〕とDingネット(ノイズをDedネットに与えるネット:Net B, Net C)から構成される場合、回路シミュレーションモデルは、図3(b)に示すように4つのシミュレーションモデルからなる。すなわち、Dedネットについては、UP波形、DOWN波形の2種類のシミュレーションモデル(Net AのUP、Net BのDN)があり、Dingネットについては、Net B, Net Cの2つのシミュレーションモデルがある。なお、Dingネットについては、通常は10~100位であるが、それ以上のこともある。

#### 【0009】

(2) 回路シミュレータ15により、上記回路モデルについてシミュレーションを行い、波形なまり、反射ノイズ等を含む着目ネットの伝送路波形を求めるととも



に、クロストークノイズ、同時スイッチノイズ等の各ノイズ波形を求める。

すなわち、図4に示すように、上記4つのシミュレーションモデル（ファイル名：s p c 0 0 0 . s p）についてパソコン（P C）もしくはワークステーション（W S）により回路シミュレーションを行い、N e t AのU P、N e t AのD N、N e t B、N e t Cのノイズ解析結果（ファイル名：s p c 0 0 0 . o u t l i s t）を得る。

#### 【0010】

ここで、図5に示すように、プリント基板上にネットA（着目ネット）に平行に、ネットAにノイズの影響を及ぼすネットB（ノイズネット）が配線されており、区間P1 - P2 が最も接近した部分である場合、回路のモデル化およびノイズシミュレーションは次のように行うことができる。なお、図5において、d 1 , d 2 はドライバ、r 1 , r 2 はレシーバである。

① ネットAとネットBが最も近接した区間P1 - P2 に着目し、この区間のみをノイズシミュレーションできるモデルを作成し、シミュレーションを行う。

すなわち、図6に示すように、ネットAとネットBが離れている部分と接近している部分に分け、最も接近している部分L i n e 0 2 , L i n e 0 4 をモデル化するとともに、離れている部分L 0 1 をそれぞれモデル化し、複数ノイズの影響を見ることができるようモデルを作成してシミュレーションを行う。

#### 【0011】

② 上記①のように最も近接な部分のみをノイズシミュレーションするだけでは、実際のノイズよりも過小評価することになり、危険を伴う。また、モデルを複数タイプ用意する方法は、どれだけモデルを用意するか予想することも難しく、またシミュレーション時間も1回当たりの処理時間が多くかかる場合が多い。

そこで、最も近接な部分をまずモデル化しシミュレーションを行い、2番目に近接な部分をモデル化、3番目、4番目と近接の数分だけシミュレーションを行い、全てのノイズ量を合成し評価する方法を用いればよい。

すなわち、図7に示すように、最も接近した区間P1 - P2 を接近部A, B, Cに分け、図8に示すようにまず、近接部Aの部分のみを平行モデルとしてモデル化してシミュレーションを行い、ついで、近接部Bの部分のみに平行モデルと

してモデル化してシミュレーションを行う。さらに、近接部Cの部分のみを平行モデルとしてモデル化してシミュレーションを行う。そして、上記のようにしてもとめたノイズ量を合成して評価する。

## 【0012】

上記①のように、最も近接な部分のみをモデル化しシミュレーションする方法は、他の部分のノイズ量が加味されないため、過小評価になる可能性があるが、上記②のようにしてシミュレーションを行うことにより、実際のノイズより過小評価になることはない。

また、複数平行モデルを用意した場合は、シミュレーション時間が多大になるが、この方法によれば、1回のシミュレーション時間が短いため、全体として解析時間の短縮になる。

## 【0013】

(3) ノイズ波形の合成手段16により、上記伝送路波形と、上記各ノイズ波形を合成する。その際、遅延時間ファイル17を参照し、各ノイズの到達遅延時間を考慮して各ノイズ波形を合成する。すなわち、図9に示すように上記のようにして得たノイズ解析結果（ファイル名：s p c 0 0 0 . o u t l i s t）について、ノイズ合成波形を得る。

以下、図10（a）に示すネットを例として、上記ノイズ合成について説明する。

図10（a）において、Net Aはノイズの影響を受けるネット（De d ネット：着目ネット）、Net BはノイズをNet Aに与えるネット（D i n g ネット）であり、Net Aの一端はドライバD rに接続され、他端はレシーバR vに接続されている。また、上記Net Aに平行して配置されたNet Bの一端はフリップフロップF Fを含む回路素子Lに接続されている。

ここで、上記ドライバD rからレシーバR vまでの遅延時間をd 1、回路素子LのフリップフロップF FからA点までの遅延時間をd 2、A点からNet B、Net Aを介してレシーバR vの入力端に達するまでの遅延時間をd 3とする。なお、これらの遅延時間は上記遅延時間ファイル17に格納されている。

## 【0014】

上記したNet Aについて波形なまり、反射ノイズ等を考慮した回路シミュレーションにより、ドライバDrの出力が立ち上がった場合のレシーバRvの入力端のUP波形として、図10(b)①に示す伝送路波形が得られたとする(同図の時点0はドライバDrの出力がオンになった時点である)。

また、Net BからNet Aへのクロストークノイズとして、図10(b)②に示すノイズ波形aが得られたとする。さらに、ドライバDrにおける同時SWノイズ(スイッチ同時オンによる電源側もしくは接地側の変動により生ずるノイズ)として図10(b)③に示すノイズ波形bが得られたとする(上側に凸な波形は電源側変動によるノイズ波形、下側に凸な波形は接地側の変動によるノイズ波形を示す)。

【0015】

ノイズ波形の合成手段16は、上記着目ネットの伝送路波形と、ノイズ波形が与えられると、まず、遅延時間ファイル17から、Net BのA点からNet AのレシーバRvの入力端までの遅延時間をd3を読み出して、時点0を基準としてクロストークノイズ波形を図10(b)②に示すように時間d3だけずらし、さらに、回路素子LのフリップフロップFFからA点までの遅延時間d2を読みだして、クロストークノイズ波形をさらに時間d2だけずらす。したがってクロストークノイズ波形は同図の実線の位置となる。

【0016】

次に、遅延時間ファイル17から、ドライバDrからレシーバRvまでの遅延時間d1を読み出し、同時SWノイズ波形を図10(b)③に示すように時間d1だけずらす。

上記のように遅延時間を考慮したクロストークノイズ、同時SWノイズが求まると、ノイズ波形の合成手段16は、上記ノイズ波形と図10(b)①に示す伝送路波形とを合成し、図10(b)④に示すノイズ合成波形を得る。

【0017】

(4) 合成ノイズ波形のチェック手段18により、上記のようにして合成したノイズ波形について、オーバディレイチェック、レーシングチェック等のチェックを行う。

例えば、図 1 1 に示すようにノイズ合成波形が計算された場合、その波形から同図に示すように最大の遅延時間  $T_{dmax}$  と  $T_{dmin}$  を取り出す。ここで、 $V_{th}$  はスレッショールド電圧であり、ノイズ合成波形が  $V_{th}$  を最初に越えた時点を  $T_{dmin}$  とし、次にノイズ合成波形が  $V_{th}$  を最初に越えた時点を  $T_{dmax}$  とする。

次にオーバディレイ／レーシングチェックを行う。例えば図 1 2 に示す回路について、着目ネット  $x$   $y$  のドライバー  $L_{si1}$  側に接続される全フリップフロップから着目ネット  $x$  までの最大及び最小の積算遅延時間を計算し、先に取り出した  $T_{dmax}$  を最大積算遅延時間  $TL_{si1max}$  に、 $T_{dmin}$  を最小積算遅延時間  $TL_{si1min}$  に加える。

また、着目ネット  $y$  のレシーバピンから到達する全てのフリップフロップまでの最大又は最小の積算遅延時間  $TL_{si2max}$ 、 $TL_{si2min}$  を計算し更に加える。

【0018】

図 1 2 においては、フリップフロップ  $FFa$  及び  $FFb$  からドライバーピン  $x$  までの最大積算遅延時間  $\Sigma TL_{si1max}$  と最小積算遅延時間  $\Sigma TL_{si1min}$  を計算し、着目ネットの遅延時間  $T_{dmax}$ 、 $T_{dmin}$  と加算し、更にレシーバピン  $y$  から到達する全フリップフロップまでの最大積算遅延時間  $\Sigma TL_{si2max}$  と最小積算遅延時間  $TL_{si2min}$  を計算して加算する。

この各到達フリップフロップにおいて求められた最大積算遅延時間を次の式 (1) によってオーバディレイチェックを行う。又、次の式 (2) によってレーシングチェックを行う。

$$\Sigma TL_{si1max} + T_{dmax} + TL_{si2max} \leq \tau \dots (1)$$

$$\Sigma TL_{si1min} + T_{dmin} + TL_{si2min} > 0 \dots (2)$$

【0019】

一方、クロック信号については、クロック信号が伝搬するネットにおける伝送路の波形なまりや反射ノイズ、クロストークノイズ等を計算し、合成したノイズ合成波形からチェックに必要な各値を抽出して、以下の式にその値をあてはめてチェックする。

① パルス周期のチェックでは、ノイズ合成波形から図 1 3 に示すような周期  $L$

L、周期 LH、周期 HL、周期 HH を求める。

これらの値を使って次の式 (3) によってチェックを行う。

$$| \text{周期max} - \text{周期min} | \leq \text{許容値} \quad \dots (3)$$

周期max : 周期 LL ~ 周期 HH の中で最大の値

周期min : 周期 LL ~ 周期 HH の中で最小の値

② クロックパルス幅のチェックにおいては、ノイズ合成波形から図 14 のような値 ThwLL, ThwLH, ThwHL, ThwHH, ThlLL, ThlLH, ThlHL, ThlHH を求める。

これらの値を使って式 4 ~ 式 11 によってチェックを行う。

$$\text{ThwLL} \geq \text{許容値 1} \quad \dots (4)$$

$$\text{ThwLH} \geq \text{許容値 2} \quad \dots (5)$$

$$\text{ThwHL} \geq \text{許容値 3} \quad \dots (6)$$

$$\text{ThwHH} \geq \text{許容値 4} \quad \dots (7)$$

$$\text{ThlLL} \geq \text{許容値 1} \quad \dots (8)$$

$$\text{ThlLH} \geq \text{許容値 2} \quad \dots (9)$$

$$\text{ThlHL} \geq \text{許容値 3} \quad \dots (10)$$

$$\text{ThlHH} \geq \text{許容値 4} \quad \dots (11)$$

③ クロック波形の立ち上がり／立ち下がり時間のチェックにおいては、ノイズ合成波形から図 15 のような値 Tr、Tf を求める。

これらの値を使って式 (12)、式 (13) によってチェックを行う。

$$\text{Tr} \leq \text{許容値 9} \quad \dots (12)$$

$$\text{Tf} \leq \text{許容値 10} \quad \dots (13)$$

【0020】

(5) 合成ノイズ波形解析手段 19 により、合成したノイズ波形についてノイズマージン解析、ディレイ／レーシング解析等を行い、解析リストを出力する。例えば、ネット間距離、ダンピング抵抗等の回路パラメータを変更したときのノイズ波形への影響等を解析し、ノイズによる問題を解決する。

以上のように、本実施例においては、遅延時間を考慮して合成ノイズ波形を求めて、ノイズマージンチェックを行うようにしているので、実際に則した波形に

よりノイズ解析を行うことが可能となり、ノイズ計算精度を向上させるとともにチェック精度を向上させることができる。

【0021】

B. 実施例 2 (並列プロセッサを利用した回路シミュレーション)

図 16 は本発明の第 2 の実施例のノイズマージンチェック装置の機能構成を示す図であり、本実施例は並列プロセッサを利用して回路シミュレーションを行う実施例を示している。

本実施例においては、次のようにしてノイズマージンチェックを行う。

(1) 回路情報 11 および配線情報 12 から配線情報を抽出し、シミュレーションモデル作成手段 21 により回路シミュレーションモデルを作成する。

対象となるネットが例えば前記図 3 (a) に示すように Net A (Ded ネット) と Net B, Net C (Ding ネット) から構成される場合には、回路シミュレーションモデルは、前記第 1 の実施例と同様、前記図 3 (b) に示すように 4 つのシミュレーションモデルからなる。

【0022】

(2) 使用する並列プロセッサのノード数に応じて、ファイル分割手段 22 によりシミュレーションモデルを分割する。

例えば、シミュレーションモデルのファイルが図 17 (a) に示すように Net A の UP と DOWN、Net B, Net C (ファイル名 spc000. sp) から構成され、ノード数が 4 の場合、ファイル spc000. sp を同図 (b) に示すようにファイル spc000. sp001 (Net A の UP)、ファイル spc000. sp002 (Net A の DN)、ファイル spc000. sp003 (Net B)、ファイル spc000. sp004 (Net C) の 4 つに分割する。

【0023】

(3) 並列プロセッサ 23 により、上記回路シミュレーションモデルについてシミュレーションを行い、波形なまり、反射ノイズを含む伝送路波形、クロストークノイズ、同時スイッチノイズ等の各ノイズ波形を求める。

すなわち、図 18 に示すように、上記分割されたファイルを並列プロセッサに

渡し、各ノードにおいて、回路シミュレータを起動し、シミュレーション結果を得る（ファイル名：s p c 0 0 0 . s p 0 0 1 . o u t ~ s p c 0 0 0 . s p 0 0 4 . o u t）。

(4) ファイル結合手段24により上記4つのシミュレーション結果ファイルを結合して回路シミュレーション結果を得て、ノイズ波形合成手段25によりノイズ合成波形を得る。

すなわち、図19に示すように、上記シミュレーション結果ファイル（ファイル名：s p c 0 0 0 . s p 0 0 1 . o u t ~ s p c 0 0 0 . s p 0 0 4 . o u t）をマージしてファイルs p c 0 0 0 . s p . o u tを得る。そして、前記した第1の実施例と同様、遅延時間ファイル17を参照しながら上記シミュレーション結果として得られた各ノイズ波形を合成する。

#### 【0024】

(5) 以下図示しないが、前記第1の実施例と同様、ノイズ解析手段26により、合成したノイズ波形について、オーバディレイチェック、レーシングチェック等のチェックを行う。

以上のように、本実施例においては、シミュレーションモデル・ファイルを分割し、並列プロセッサによりシミュレーションを行っているので、処理時間を大幅に短縮することができる。

#### 【0025】

C. 実施例3（ネットワーク上のPC、WSを利用した回路シミュレーション）

図20は本発明の第3の実施例のノイズマージンチェック装置の機能構成を示す図であり、本実施例はネットワーク上に接続されたパソコン（以下、PCという）あるいはワークステーション（以下、WSという）を利用して回路シミュレーションを行う実施例を示している。

本実施例においては、次のようにしてノイズマージンチェックを行う。

(1) 第2の実施例と同様、回路情報11および配線情報12から配線情報を抽出し、シミュレーションモデル作成手段21により回路シミュレーションモデルを作成する。

対象となるネットが例えば前記図3（a）に示すようにN e t A（D e d ネッ

ト)とNet B, Net C (Ding ネット) から構成される場合には、回路シミュレーションモデルは、前記第1の実施例と同様、前記図3 (b) に示すように4つのシミュレーションモデルからなる。

【0026】

(2) ネットワーク上のPC、WSの中で、利用可能なノード数(CPU数)を得て、ファイル分割手段22により上記ノード数にシミュレーションモデルを分割する。

例えば、シミュレーションモデルのファイルが図21 (a) に示すようにNet AのUPとDOWN、Net B, Net C (ファイル名spc000.sp) から構成され、ノード数が2の場合、ファイルspc000.spを同図(b) に示すようにファイルspc000.sp001 (Net AのUP、DN)、ファイルspc000.sp002 (Net B、Net C) に分割する。

【0027】

(3) ネットワーク上のPC、WS26により、上記分割した回路シミュレーションモデルについてシミュレーションを行い、波形なまり、反射ノイズを含む伝送路波形、クロストークノイズ、同時スイッチノイズ等の各ノイズ波形を求める。

すなわち、図22に示すように、上記分割されたファイルをPC、WSに入力し、各ノードにおいて、シミュレーションを行い、シミュレーション結果を得る(ファイル名: spc000.sp001.out~spc000.sp002.out)。

【0028】

(4) ファイル結合手段24により上記4つのシミュレーション結果ファイルを結合して回路シミュレーション結果を得て、ノイズ波形合成手段25によりノイズ合成波形を得る。

すなわち、図23に示すように、上記シミュレーション結果ファイル(ファイル名: spc000.sp001.out, spc000.sp002.out) をマージしてファイルspc000.sp.outを得る。そして、前記した第1の実施例と同様、遅延時間ファイル17を参照しながら上記シミュレーション結果として得られた着目ネットの伝送路波形、各ノイズ波形を合成する。



(5) 以下図示しないが、前記第 1 の実施例と同様、ノイズ解析手段 26 により合成したノイズ波形について、オーバディレイチェック、レーシングチェック等のチェックを行い、合成ノイズ波形解析を行う。

以上のように、本実施例においては、シミュレーションモデル・ファイルを分割し、ネットワーク上の PC、WS によりシミュレーションを行っているので、処理時間を大幅に短縮することができる。

#### 【0029】

#### D. 実施例 4（配線位置に応じたノイズ波形の表示）

ところで、上記したノイズ解析において、例えば、環状のネットの配置・配線位置によっては、配線位置を変更してノイズによる問題を解決しなくてはならない場合が生ずる。

このような場合、どの位置まで配線を移動すれば、問題が解決するかをディスプレイ画面上で直ちに確認することができれば、設計者はこのような問題を容易に解決することができる。

図 24 は本発明の第 4 の実施例の機能構成を示す図であり、本実施例はマウス等のポインティングデバイスを用いて、ディスプレイ画面上で配線を移動させたとき、ノイズ合成波形がどのように変化するかをダイナミックに表示できるようにし、上記問題を容易に解析できるようにした実施例を示している。

#### 【0030】

以下、本実施例を図 24 により説明する。

- (1) 配線情報の抽出手段 13 により回路情報 11 および配線情報 12 から配線情報を抽出し、回路モデル作成手段 14 により、前記したように回路シミュレーションモデルを作成する。
- (2) 回路シミュレータ 15 により、上記回路モデルについてシミュレーションを行い、波形なまり、反射ノイズを含む伝送路波形、クロストークノイズ、同時スイッチノイズ等の各ノイズ波形を求める。
- (3) ノイズ波形の合成手段 16 により、前記したように遅延時間を考慮して上記伝送路波形、各ノイズ波形を合成する。
- (4) 合成ノイズ波形のチェック手段 18 により、上記のようにして合成したノイ

ズ波形について、オーバディレイチェック、レーシングチェック等のチェックを行う。

【0031】

(5) 合成ノイズ波形解析手段 19 により、ノイズ解析を行い合成ノイズ波形等のノイズ解析結果をディスプレイ 20 上に表示する。

(6) 問題があるネットがあると、設計者は着目しているネットに影響を及ぼしているネットをディスプレイ画面上でマウス等により移動させる。

すなわち、図 25 (b) に示すように、問題のあるネットのノイズ波形が表示されるので、設計者は、図 25 (a) (c) に示すように影響を及ぼしているネットをドラッグ後、ネットを移動する。マウスで移動した位置 (同図の点線位置) にネットが表示される。

(7) ネット移動量算出手段 28 は、上記マウス等の移動量から上記ネットの移動量  $\Delta T$  を算出する。

そして、配線情報の抽出手段 13 により、変更があったネットの配線情報を回路情報及び配線情報より取り出し、上記配線情報と移動量  $\Delta T$  からネット移動後の配線情報を求める。

【0032】

(8) 回路モデル作成手段 14 は、移動後のネット間距離に基づき、回路シミュレーションモデルを更新する。

(9) 回路シミュレータ 15 は、変更があったネットのみノイズ波形を計算する。ノイズ波形の合成手段 16 は、変更前のノイズ波形情報と今回計算した変更後のノイズ波形情報を合成する。

(10) 合成ノイズ波形のチェック手段 18、合成ノイズ波形の解析手段 19 により、合成ノイズ波形の解析を行い、図 25 (d) に示すようにディスプレイ 20 にネット移動後のノイズ波形を表示する。

【0033】

(11) これでも問題が解決されない場合、設計者は、マウス等により、ディスプレイ画面上に表示されているネットを図 25 (e) に示すように、さらに移動させる。

(12)以上の操作を問題が解決するまで繰り返す。これにより、ディスプレイ20上には、図25(f)に示すようなノイズ波形が表示される。

以上のようにして、ネットを移動する位置が確定したら、回路情報11及び配線情報12にネット位置に関する情報が格納される。

以上のように本実施例においては、平行配線部をドラッグして移動した位置のノイズ波形をダイナミックに表示することにより、ノイズ問題が発生しなくなる配線位置まで、素早く移動する事が出来る。

また、変更が加わったネットのみを回路シミュレータで解析することで、その他の関連するネットの解析時間を全て省く事ができ、大幅な解析時間の短縮を計ることができる。

【0034】

#### E. 実施例5（最適なダンピング抵抗の選定）

ノイズ合成波形にリングングが乗っている場合、図26に示すようにネットに直列にダンピング抵抗を挿入することにより、リングングのエラーが解消できることが知られている。しかし、どの様な抵抗を挿入したら良いかという判断は、設計者の経験にたよっているのが現状である。

本実施例は、最適なダンピング抵抗値を設計者に提示できるようにし、設計者の負担を軽減できるようにした実施例を示している。

すなわち、リングングの乗っているノイズ合成波形とドライバーの種類から最適なダンピング抵抗値を算出する機能と、登録されている抵抗素子の中から計算した抵抗値に最も近い値を持つ抵抗素子を選択する機能と、その候補素子を挿入した場合のノイズ合成波形を表示する機能を設け、最適なダンピング抵抗値を設計者に提示する。

【0035】

図27は本発明の第5の実施例の機能構成を示す図であり、同図により本実施例を説明する。

(1) 最適ダンピング抵抗値算出手段31は、例えば図28のA0で示すようなリングングが乗っているノイズ合成波形と、回路情報、配線情報から得られる着目ネットのドライバー素子の種類と基板の特性インピーダンスと、このドライバー

で駆動されるレシーバの種類と数等から最適なダンピング抵抗値を計算する。

(2) 抵抗部品検索手段 32 は、登録部品ライブラリ 33 から、上記のようにして選定された最適なダンピング抵抗の抵抗値に近い抵抗値を持つ抵抗部品を複数個検索し、候補部品データとして、例えばディスプレイ上に表示する。

(3) 設計者は、上記候補部品データから挿入するダンピング抵抗 a を選択する。

(4) 再ノイズ計算&合成手段 34 は、上記設計者により選択されて部品の抵抗を回路モデルに挿入し、ダンピング抵抗 a を挿入した新しい回路モデルを作成する。そして、前記図 2 と同様に、この新しい回路モデルを入力にして回路シミュレータにより新しい伝送路波形とノイズ波形を計算し、この伝送路波形と他のノイズ波形を合成する。この新しいノイズ合成波形は例えば、図 28 の A に示すようにディスプレイ 20 上に表示される。

#### 【0036】

(5) 上記新しいノイズ合成波形が、満足できないものである場合には、設計者は前記候補部品データから他の抵抗値のダンピング抵抗を選択する。これにより、上記と同様、再ノイズ計算&合成手段 34 は、新たに選択されたダンピング抵抗について、新しい伝送路波形とノイズ波形を計算し、この伝送路波形と他のノイズ波形を合成し、ディスプレイ 20 上に表示する。

(6) 以上の操作を繰り返し、部品ライブラリに用意されているダンピング抵抗の中から、最適なものを見つけだす。これにより、例えば、抵抗 b を挿入したとき図 28 の B に示すように、ノイズの影響が少ない波形を得ることができる。

以上のように本実施例においては、最適なダンピング抵抗の候補を提示し、選択されたダンピング抵抗を挿入したときのノイズ合成波形を表示するようにしたので、ダンピング抵抗に選定において設計者の負担を軽減することができる。

#### 【0037】

##### 【発明の効果】

以上説明したように、本発明においては、以下の効果を得ることができる。

(1) 回路シミュレーションを行って、ノイズ波形を計算し、その結果をノイズ発生タイミングを考慮して合成しノイズ合成波形を求めているので、統合的なノイズのマージンをチェックを行うことができ、ノイズ計算精度を向上させるとと

もにチェック精度を向上させることができる。

(2) シミュレーションモデルを分割し、並列プロセッサもしくはネットワーク上の複数のコンピュータを利用して回路シミュレーションを行うことにより、処理時間を大幅に短縮することができる。

(3) 表示画面上で着目ネットに影響を及ぼしているネットを移動させたとき、ネットの位置に応じたノイズ合成波形を表示したり、ダンピング抵抗値の候補を求めて提示し、選択されたダンピング抵抗値をネットに付加したときのノイズ合成波形を表示できるようにすることにより、ノイズ解析を容易にし、設計者の工数を軽減し、作業効率を向上させることができる。

【図面の簡単な説明】

【図 1】

本発明の原理図である。

【図 2】

本発明の第 1 の実施例の機能構成を示す図である。

【図 3】

D e d ネット、D i g ネットの構成例およびシミュレーションモデルの配列の一例を示す図である。

【図 4】

回路シミュレーションの処理イメージを示す図である。

【図 5】

着目ネットに影響を及ぼすネットが配置されたプリント基板の一例を示す図である。

【図 6】

図 5 のネットのモデル化を説明する図である。

【図 7】

図 5 のプリント基板の近接部を A, B, C に分けた場合を説明する図である。

【図 8】

図 5 のネットのモデル化の他の例を説明する図である。

【図 9】

ノイズ合成の処理イメージを示す図である。

【図 10】

ノイズ合成を説明する図である。

【図 11】

ノイズ合成波形から最大、最小遅延時間の求め方を説明する図である。

【図 12】

オーバディレイ／レーシングチェックの対象となる回路の一例を示す図である

【図 13】

クロック波形のパルス周期のチェックを説明する図である。

【図 14】

クロック波形のパルス幅のチェックを説明する図である。

【図 15】

クロック波形の立ち上がり／立ち下りのチェックを説明する図である。

【図 16】

本発明の第2の実施例（並列プロセッサによる回路シミュレーション）の機能構成を示す図である。

【図 17】

ファイル分割（ノード4）を説明する図である。

【図 18】

並列プロセッサによる回路シミュレーションを説明する図である。

【図 19】

シミュレーション結果のマージおよびノイズ合成の処理イメージを示す図である。

【図 20】

本発明の第3の実施例（ネットワーク上のPC, WSによる回路シミュレーション）の機能構成を示す図である。

【図 21】

ファイル分割（ノード2）を説明する図である。

【図 2 2】

ネットワーク上の PC, WS による回路シミュレーションを説明する図である。

【図 2 3】

シミュレーション結果のマージおよびノイズ合成の処理イメージを示す図である。

【図 2 4】

本発明の第 4 の実施例（ネットを移動したときのノイズ合成波形の表示）の機能構成を示す図である。

【図 2 5】

ネットの移動と表示されるノイズ合成波形の例を示す図である。

【図 2 6】

ダンピング抵抗の挿入を説明する図である。

【図 2 7】

本発明の第 5 の実施例（ダンピング抵抗の挿入とノイズ合成波形の表示）の機能構成を示す図である。

【図 2 8】

ダンピング抵抗の値とノイズ合成波形の変化の例を示す図である。

【符号の説明】

- 1 回路情報
- 2 配線情報
- 3 シミュレーションモデル作成手段
- 4 回路シミュレーションを行う手段
- 5 ノイズを合成する手段
- 6 ノイズ解析手段
- 1 1 回路情報
- 1 2 配線情報
- 1 3 配線情報の抽出手段
- 1 4 回路モデル作成手段

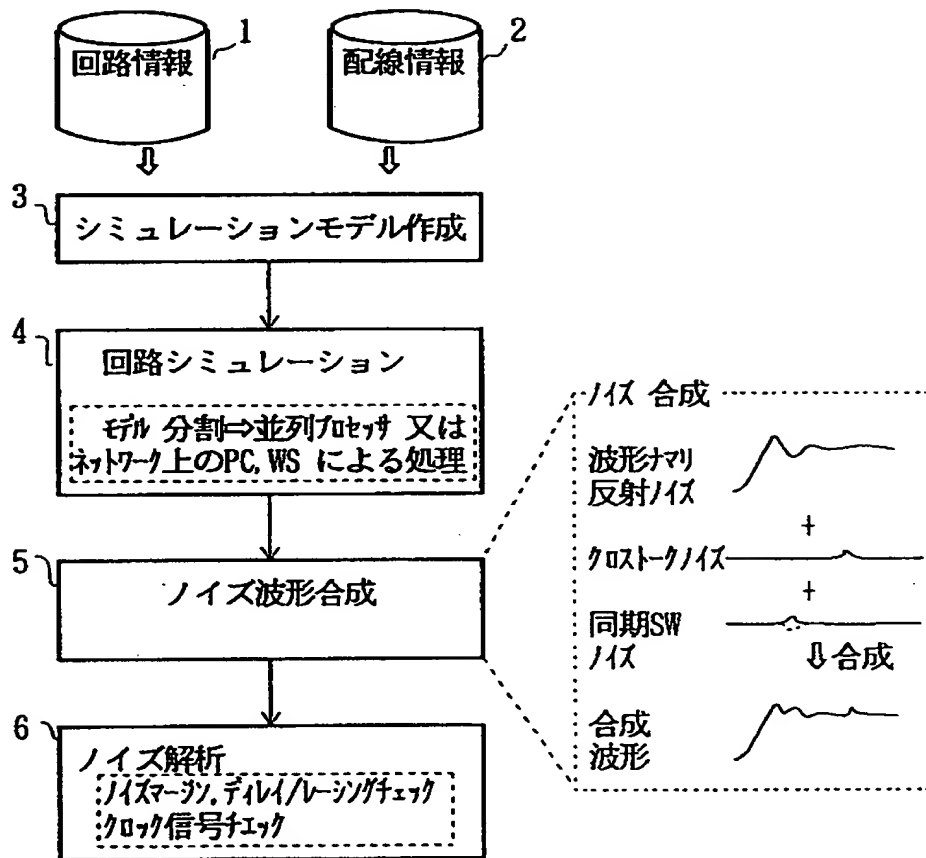
- 15 回路シミュレータ
  - 16 ノイズ波形の合成手段
  - 17 遅延時間ファイル
  - 18 合成ノイズ波形のチェック手段
  - 19 合成ノイズ波形解析手段
  - 20 ディスプレイ
- 
- 21 シミュレーションモデル作成手段
  - 22 ファイル分割手段
  - 23 並列プロセッサ
  - 24 ファイル結合手段
  - 25 ノイズ解析手段
  - 26 ネットワーク上のPC、WS
  - 31 最適ダンピング抵抗値算出手段
  - 32 抵抗部品検索手段
  - 33 登録部品ライブラリ
  - 34 再ノイズ計算&合成手段



【書類名】 図面

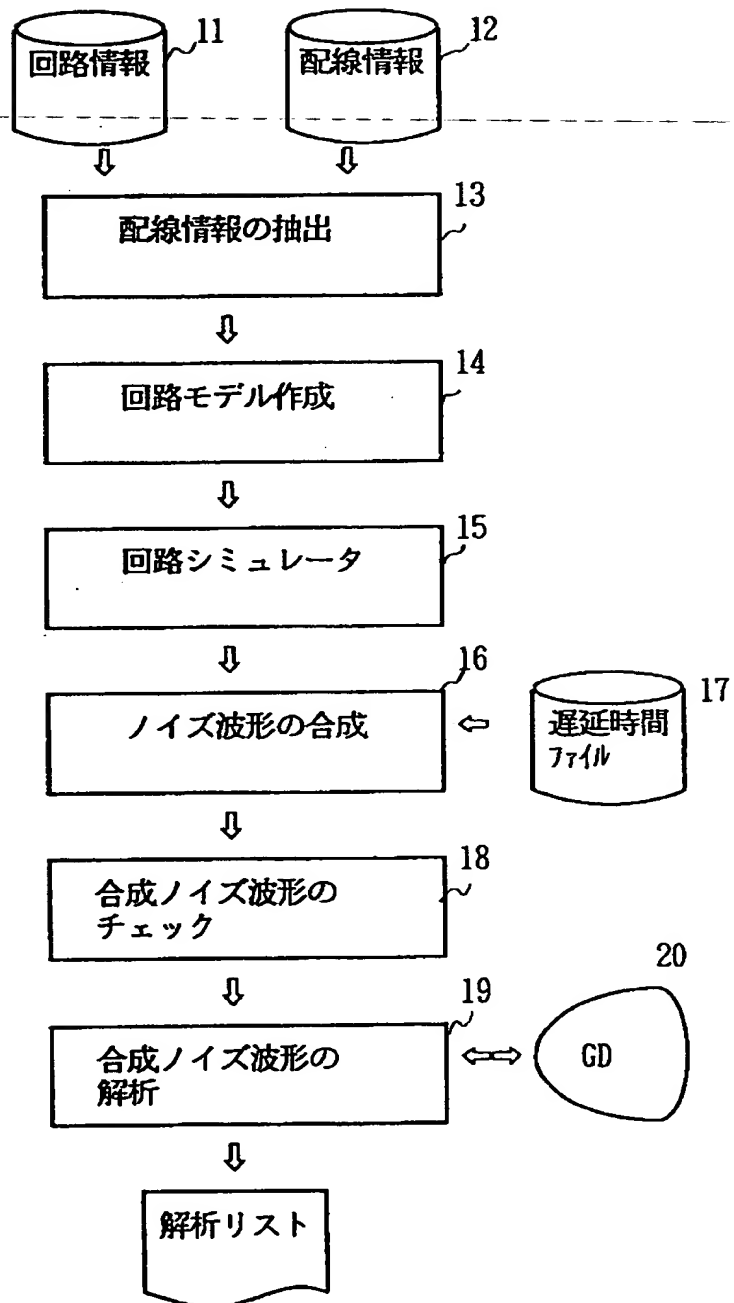
【図 1】

本発明の原理図



【図 2】

本発明の第 1 の実施例の機能構成を示す図

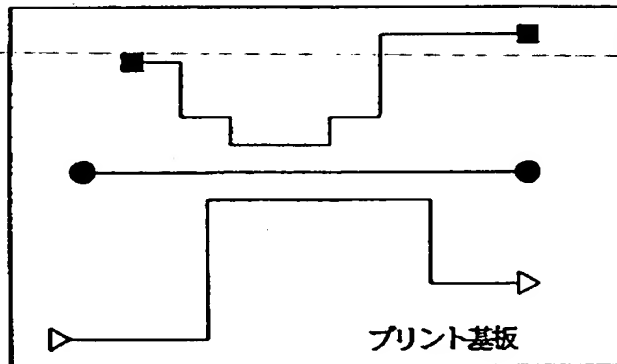


【図3】

Ded ネット、Ding ネットの構成例およびシミュレーションモデルの配列の一例を示す図

(a)

Ded, Ding ネット構成例



●—● Ded ネット (Net A)  
 ■—■ Ding ネット (Net B)  
 △—△ Ding ネット (Net C)

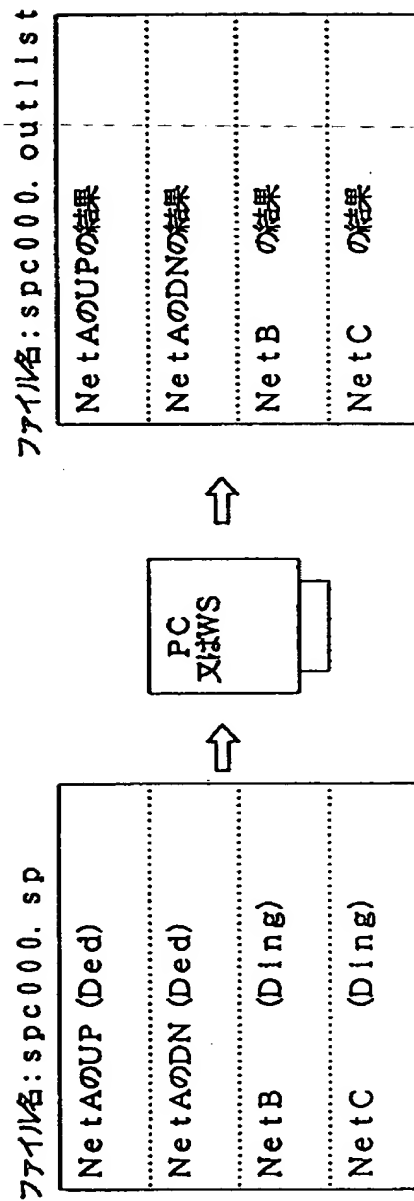
(b)

シミュレーションモデルの配列  
(4シミュレーション)

Net A の UP (Ded)	
Net A の DN (Ded)	
Net B	(Ding)
Net C	(Ding)

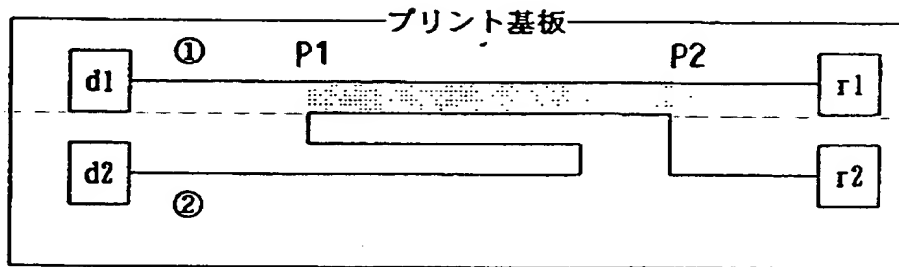
【図4】

回路シミュレーションの処理イメージを示す図



【図5】

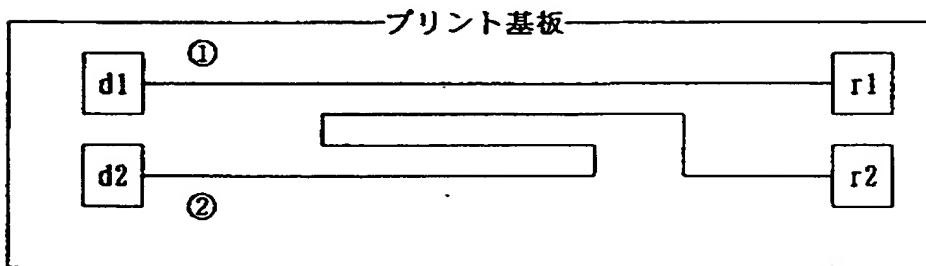
着目ネットに影響を及ぼすネットが配置されたプリント基板の一例を示す図



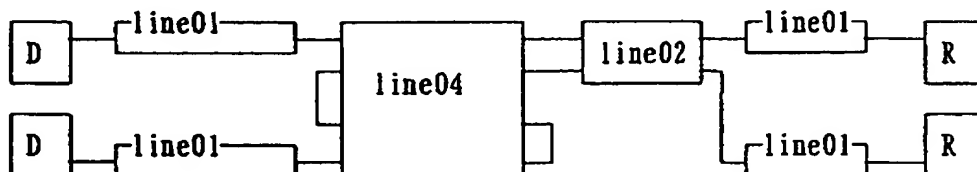
- ① 着目ネット(ノイズの影響を受けるネット)  
② ノイズネット(ノイズの影響を与えるネット)

【図6】

図5のネットのモデル化を説明する図

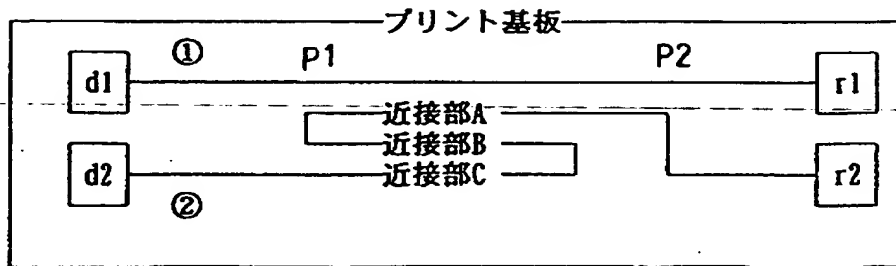


↓ モデル化



【図 7】

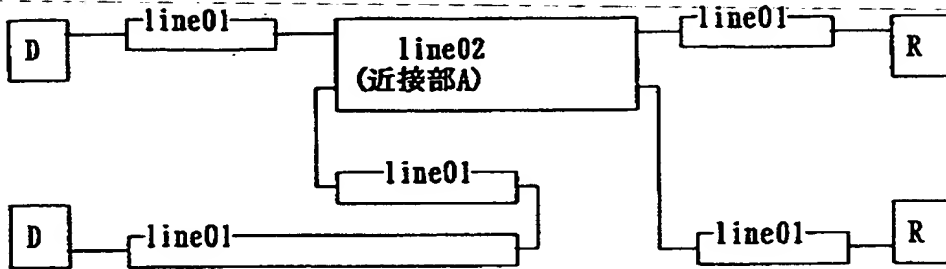
図 5 のプリント基板の近接部を A, B, C に分けた場合を説明する図



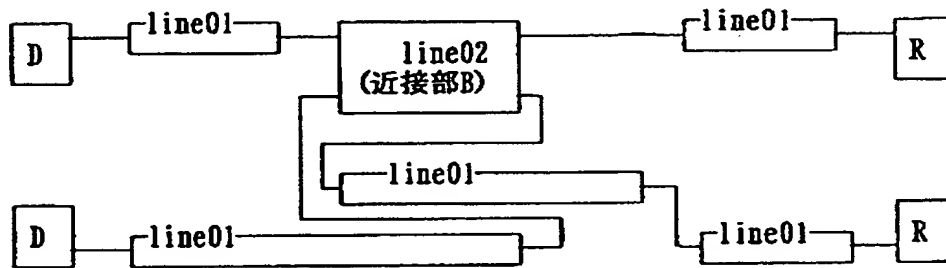
【図 8】

図 5 のネットのモデル化の他の例を説明する図

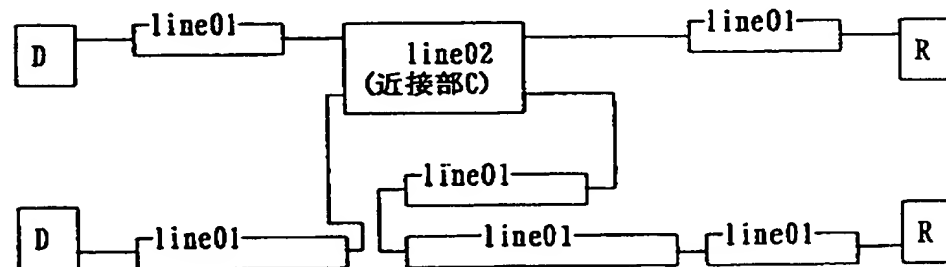
↓ 先ず近接部Aの部分のみを平行モデルとしてモデル化する。



↓ 次に近接部Bの部分のみを平行モデルとしてモデル化する。

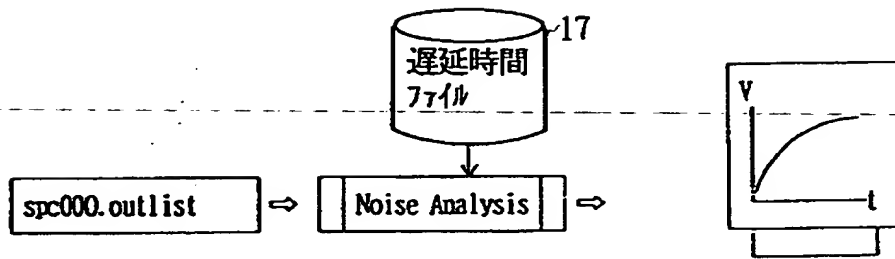


↓ 最後に近接部Cの部分のみを平行モデルとしてモデル化する。



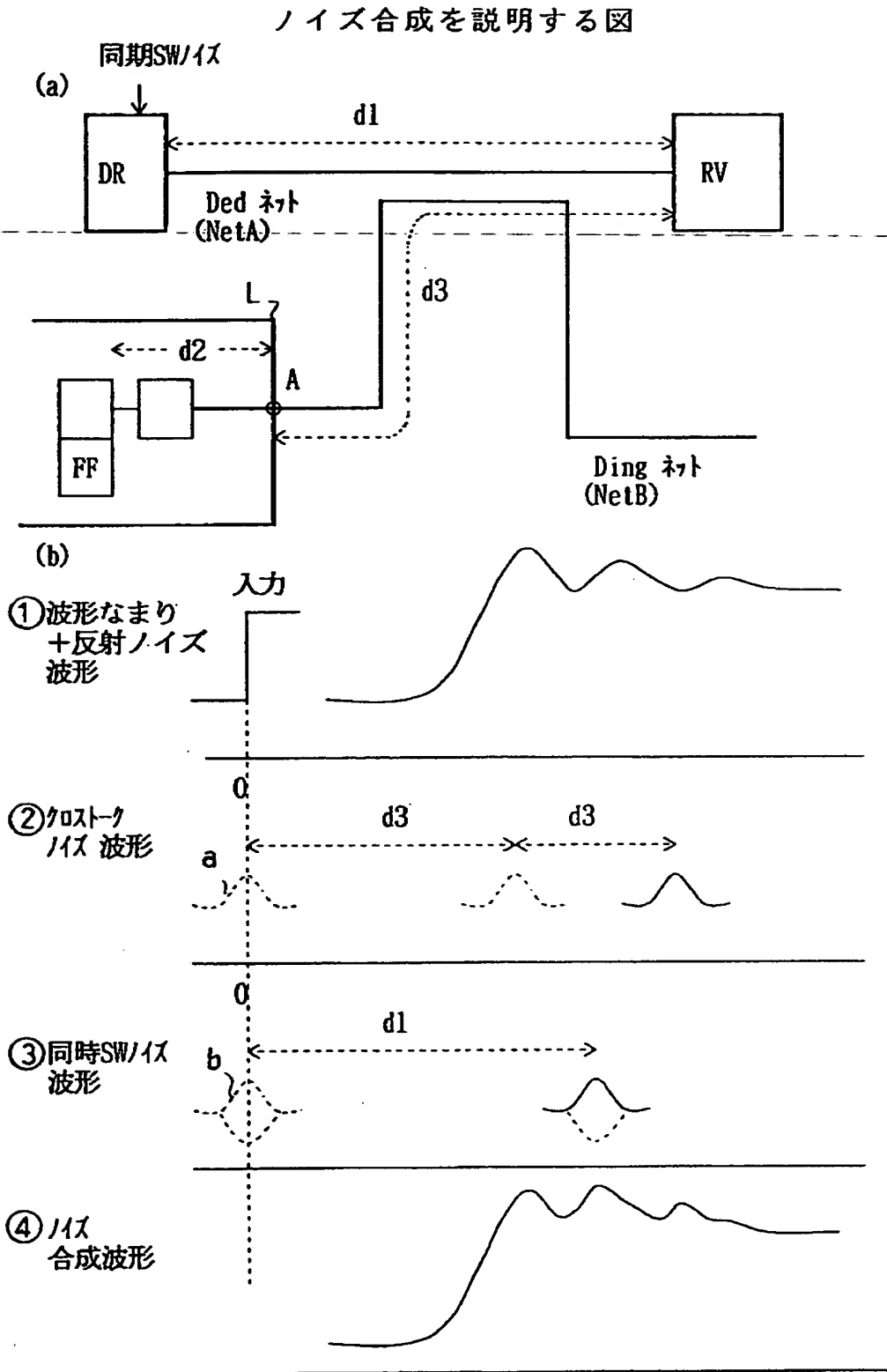
【図 9】

ノイズ合成の処理イメージを示す図



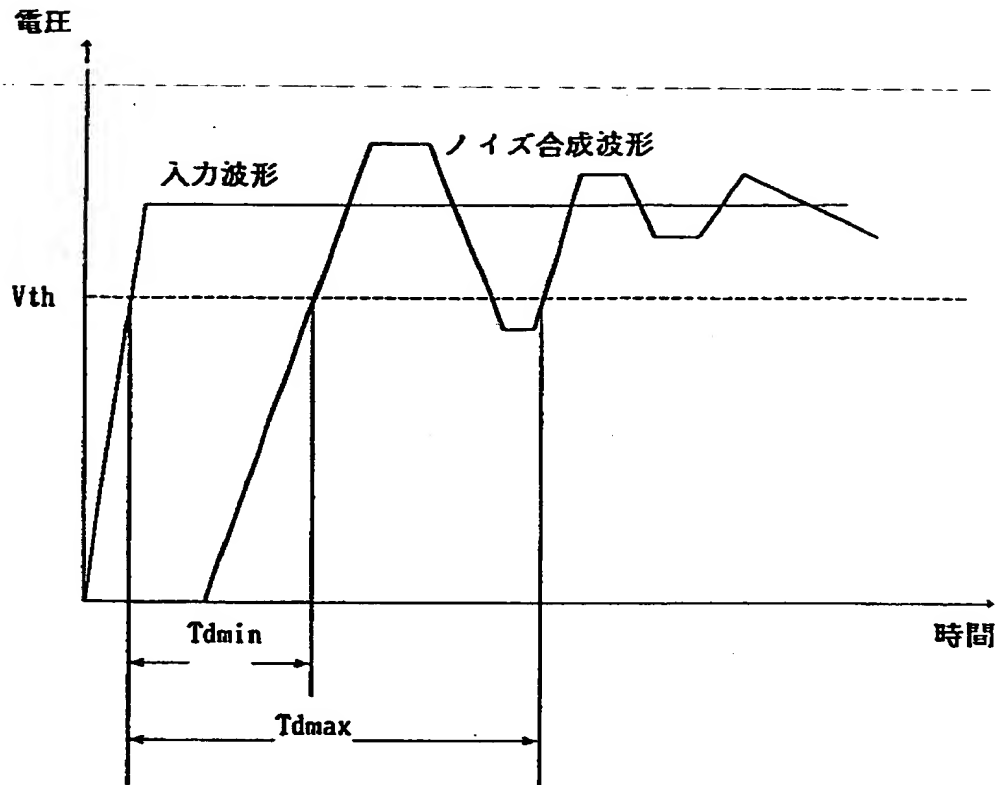


【図 10】



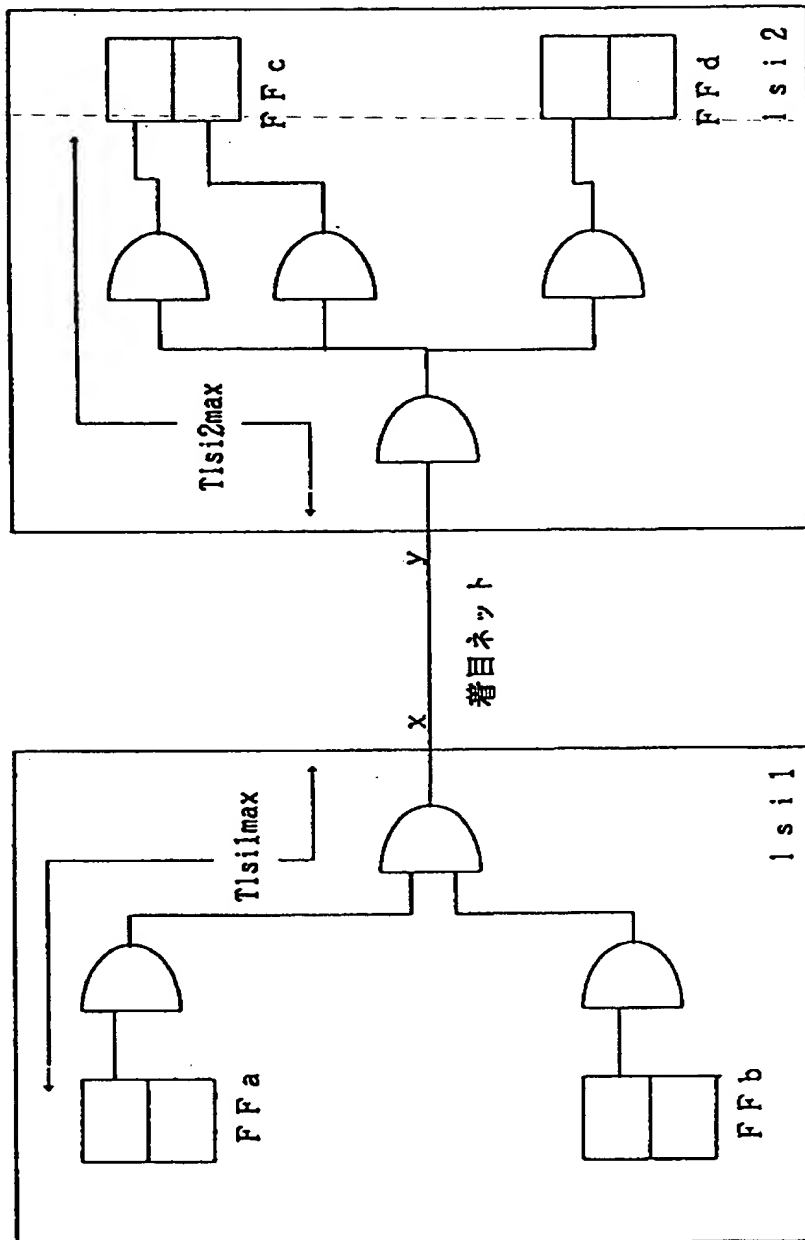
【図 11】

ノイズ合成波形から最大、最小遅延時間の求め方を説明する図



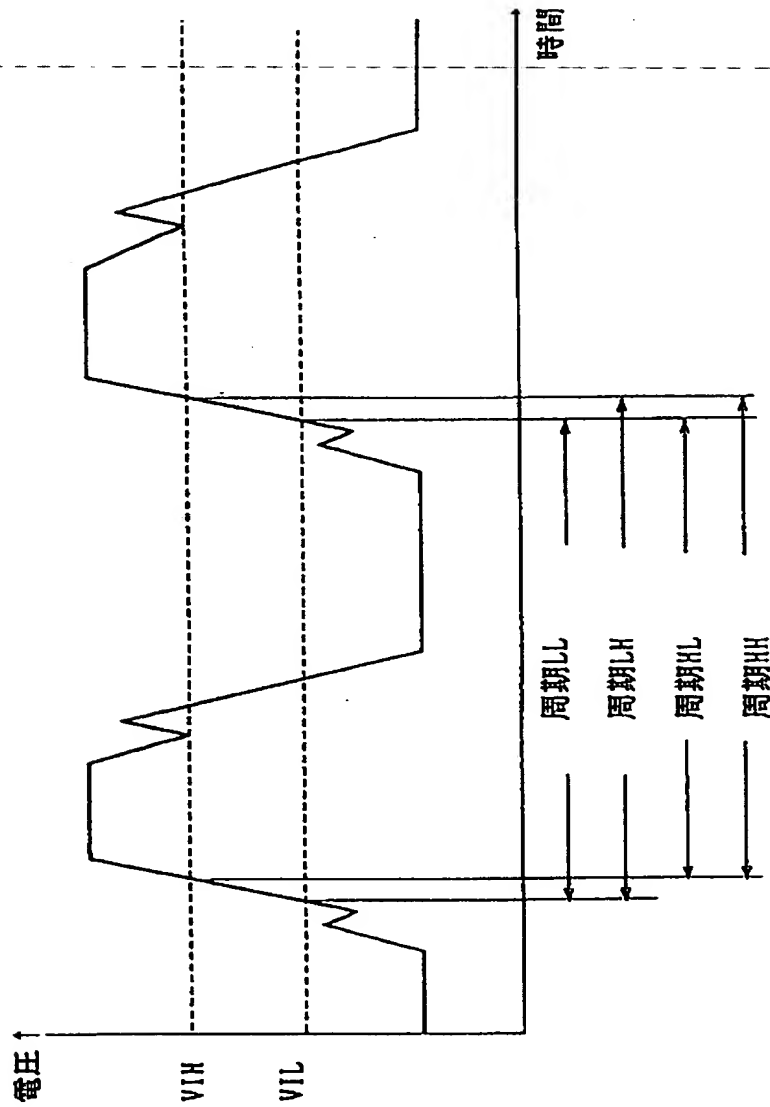
【図 12】

オーバディレイ／レーシングチェックの対象となる回路の一例  
を示す図



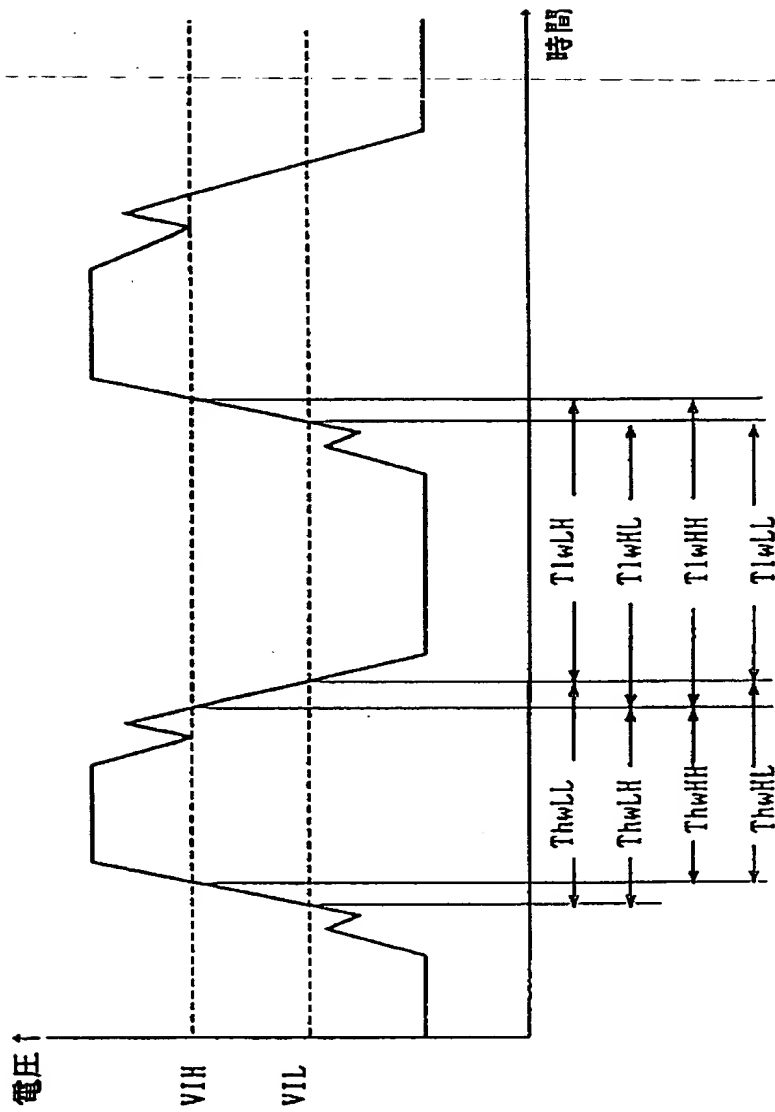
【図 13】

クロック波形のパルス周期のチェックを説明する図



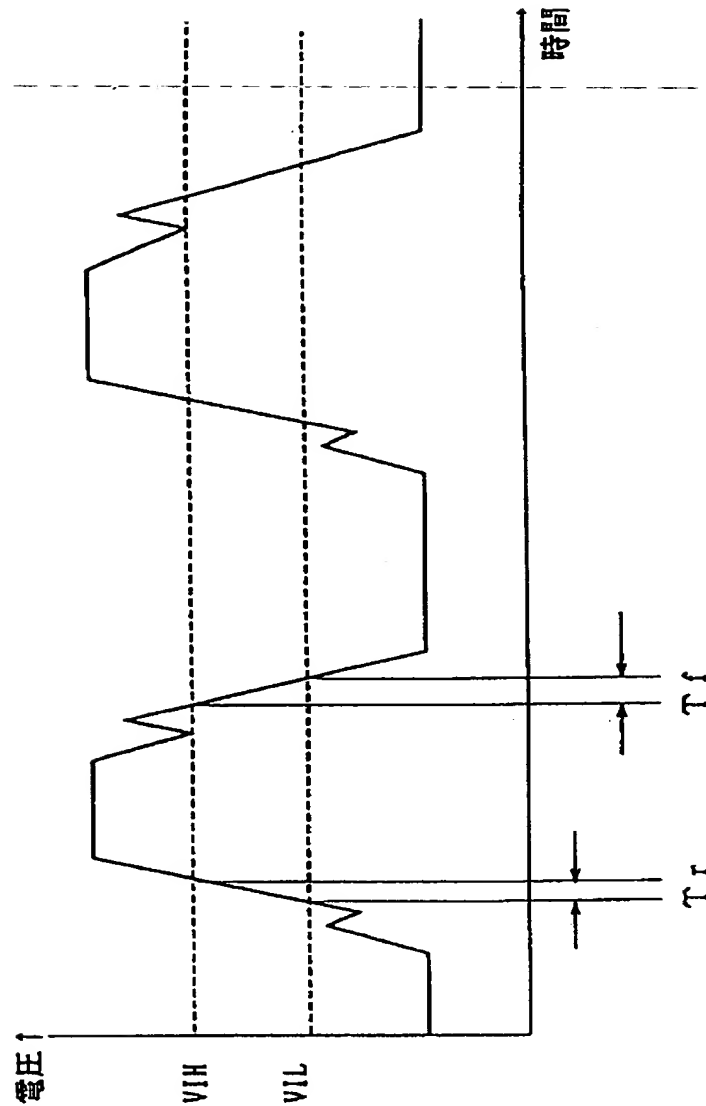
【図 14】

クロック波形のパルス幅のチェックを説明する図



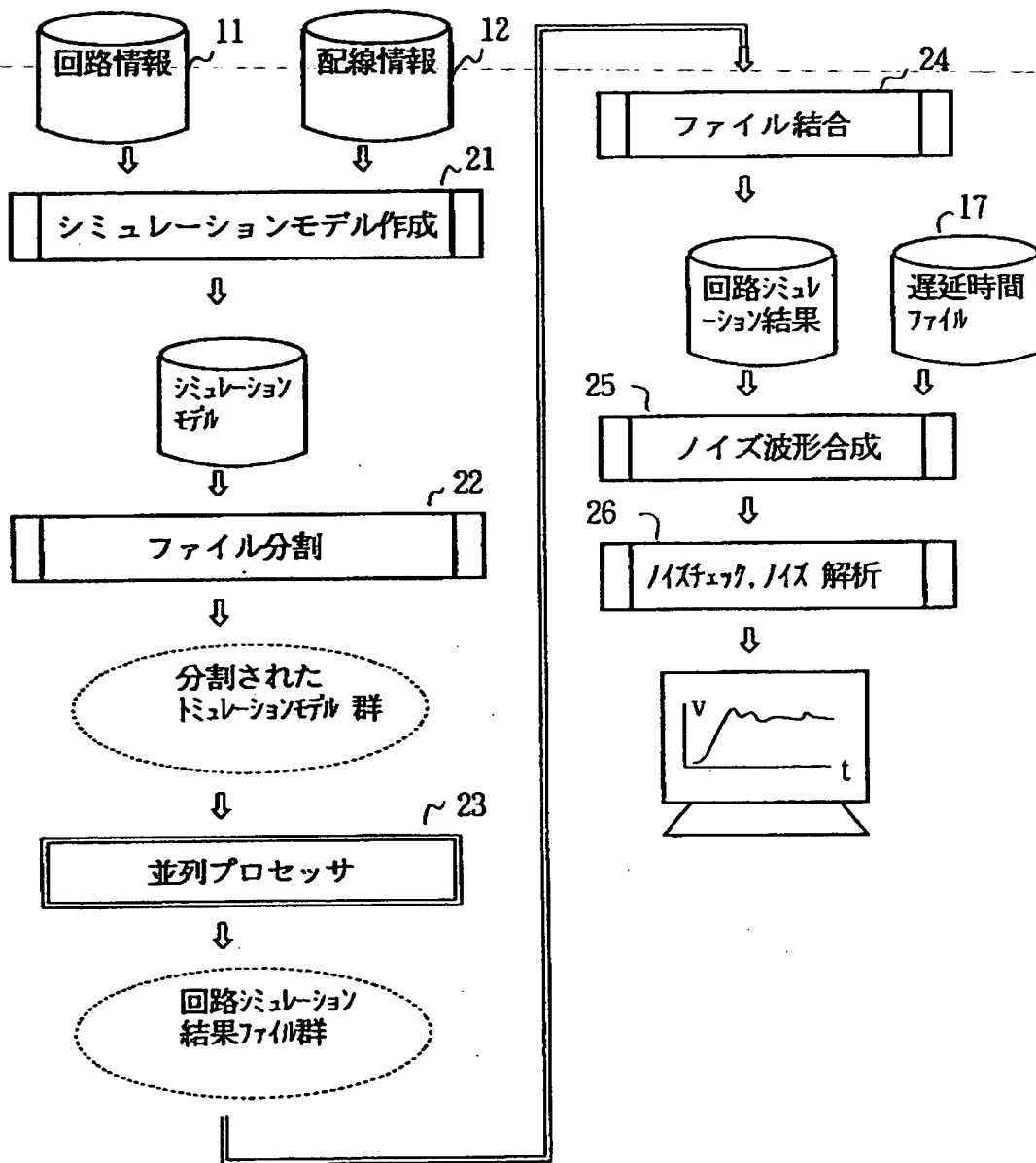
【図 15】

クロック波形の立ち上がり／立ち下りのチェックを説明する図



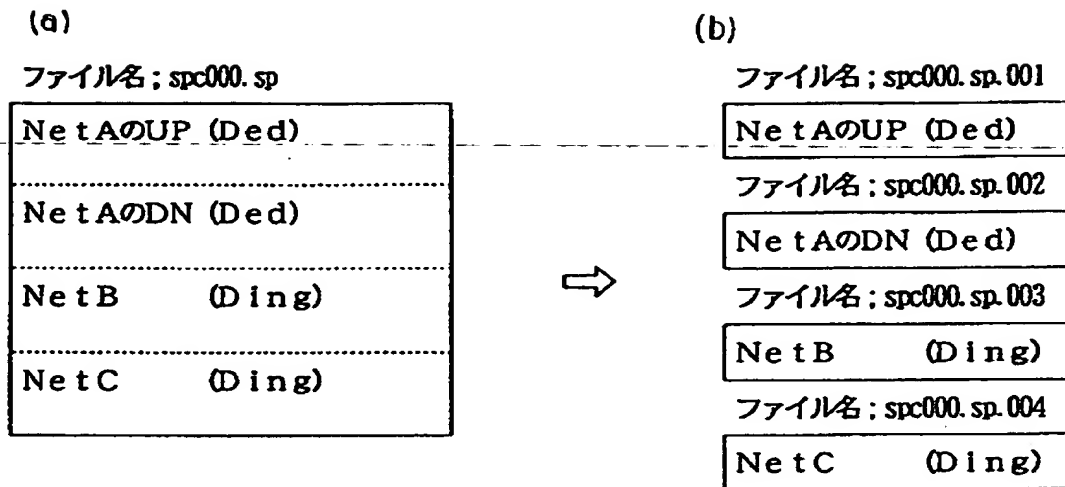
【図16】

本発明の第2の実施例（並列プロセッサによる回路シミュレーション）の機能構成を示す図



【図 17】

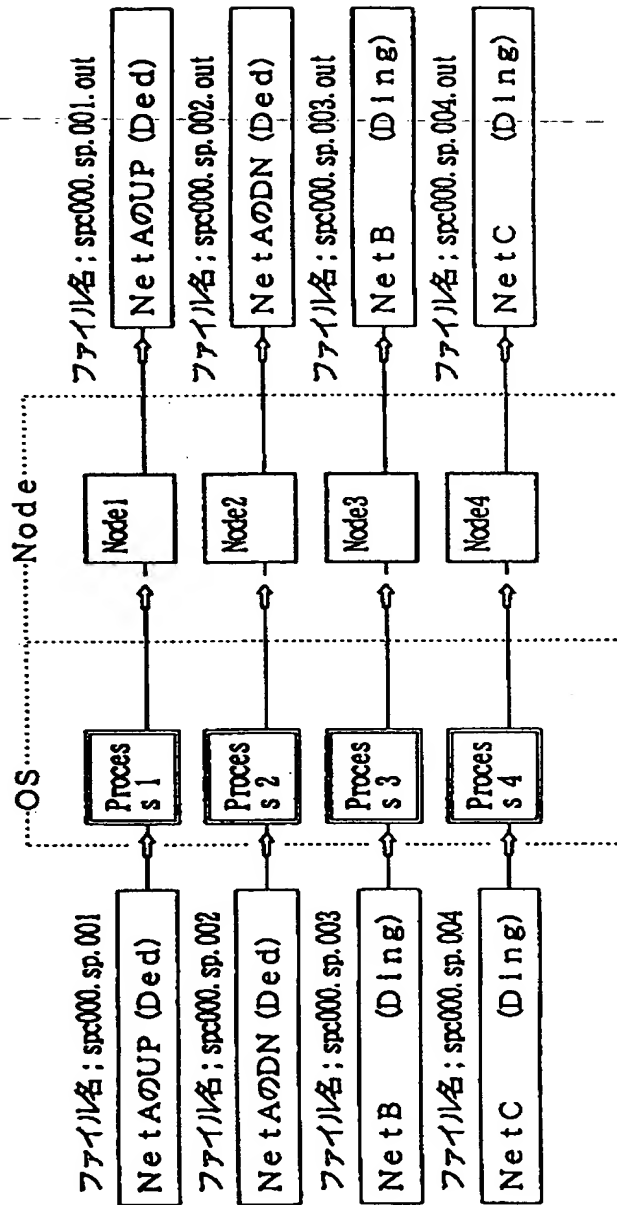
ファイル分割（ノード 4）を説明する図





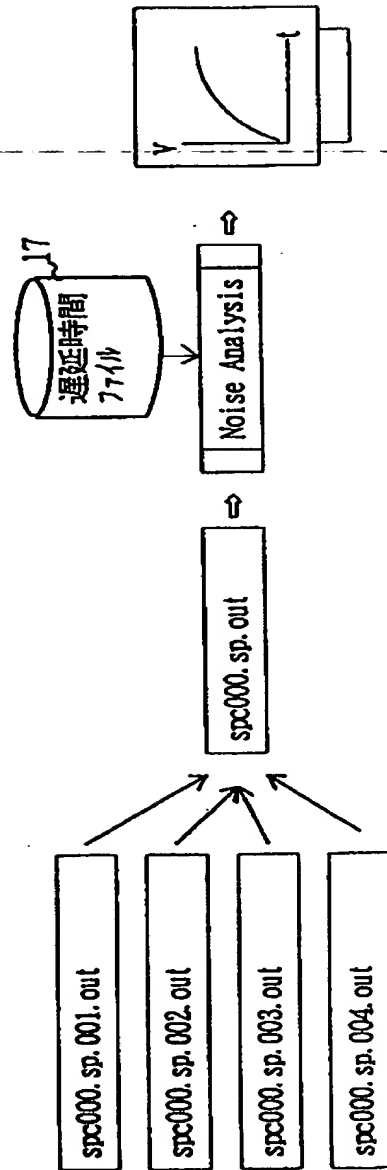
【図 18】

並列プロセッサによる回路シミュレーションを説明する図



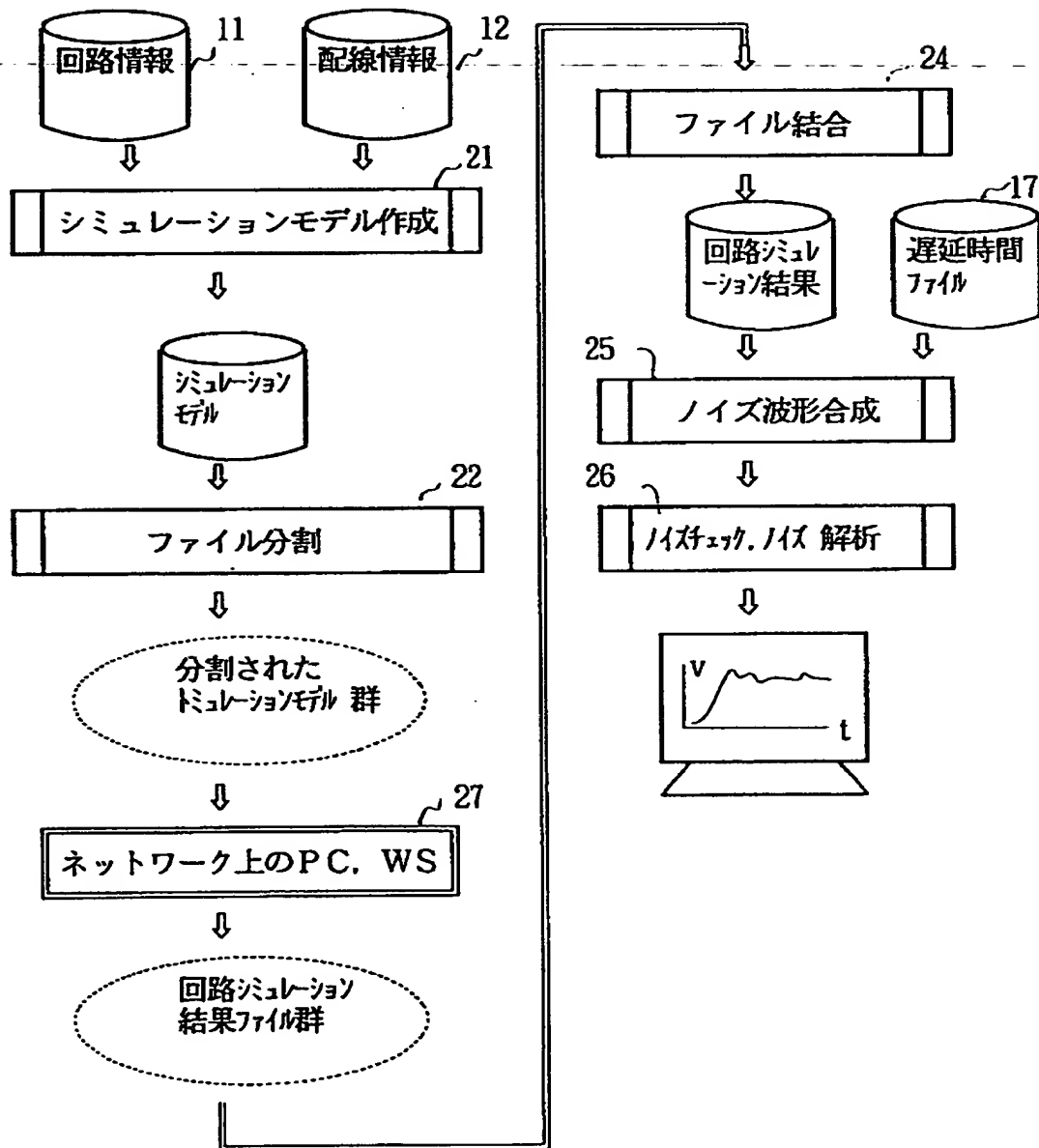
【図 19】

シミュレーション結果のマージおよびノイズ合成の処理イメージを示す図



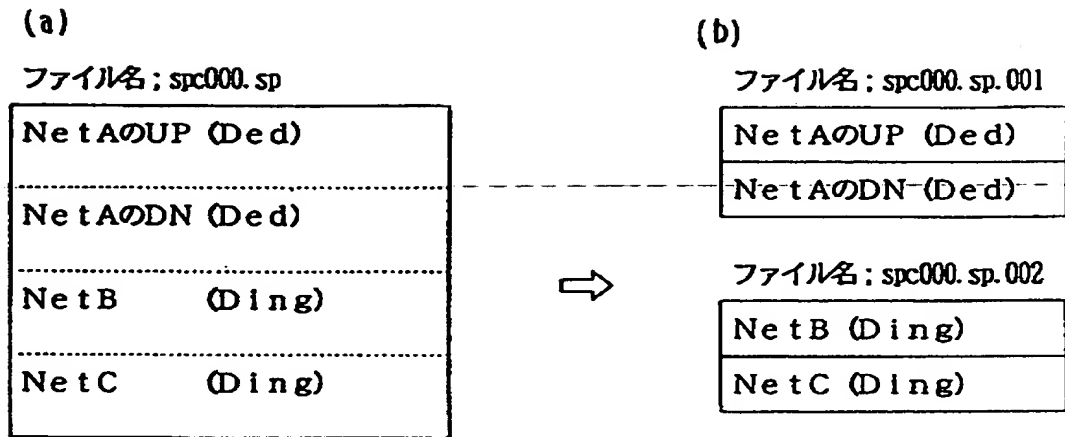
【図 20】

本発明の第 3 の実施例（ネットワーク上の PC、WS による回路シミュレーション）の機能構成を示す図



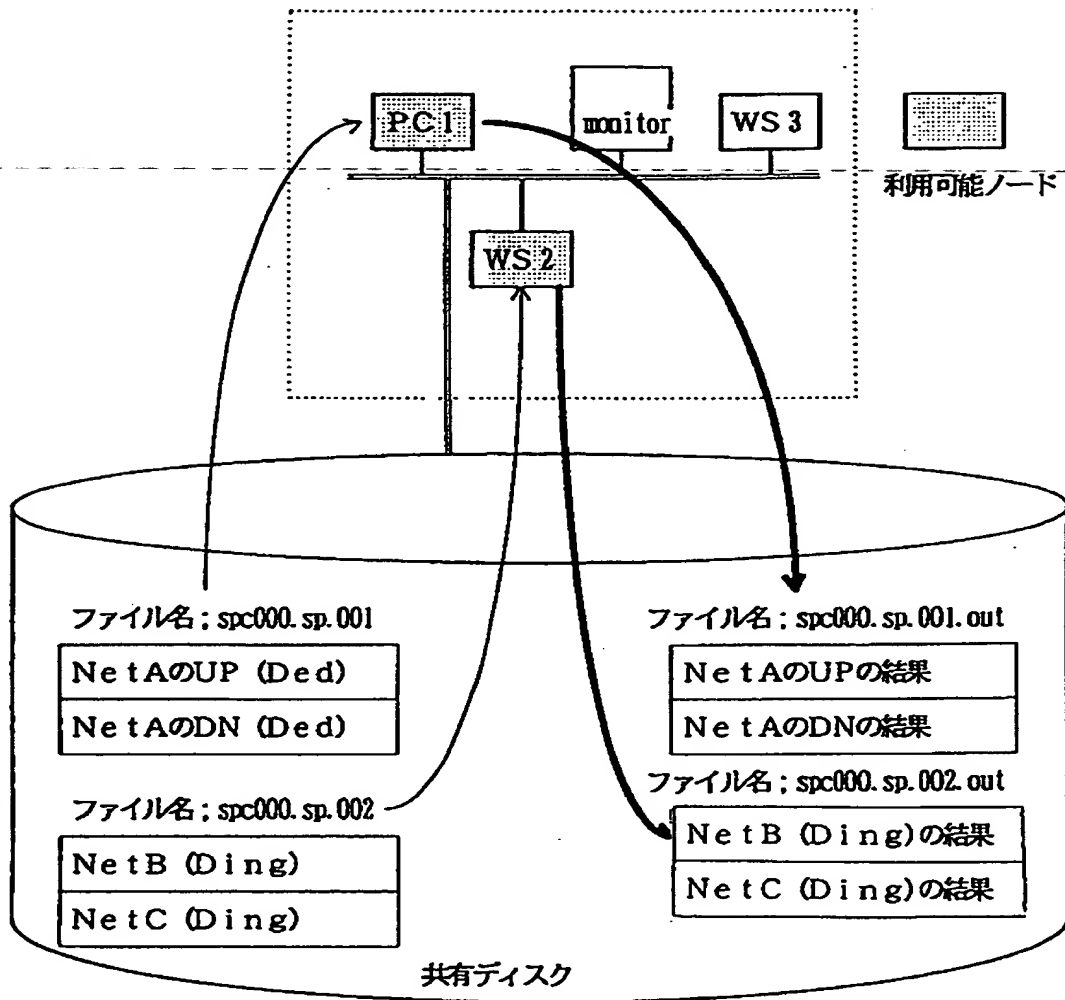
【図 21】

ファイル分割（ノード 2）を説明する図



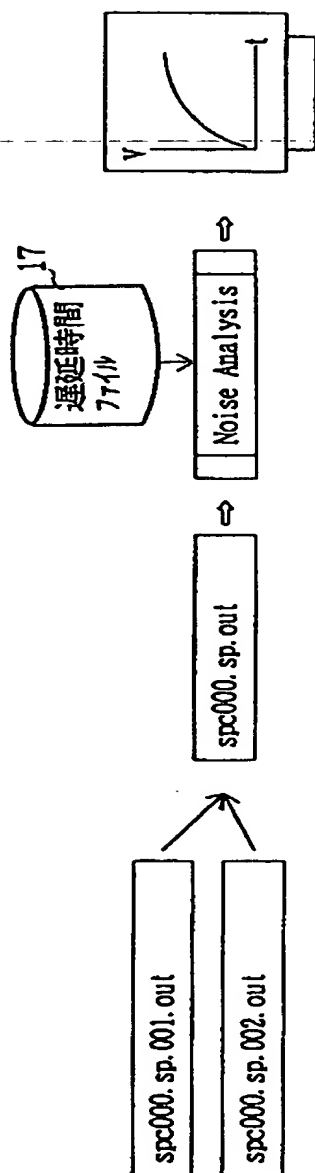
【図 22】

ネットワーク上の PC, WS による回路シミュレーション  
を説明する図



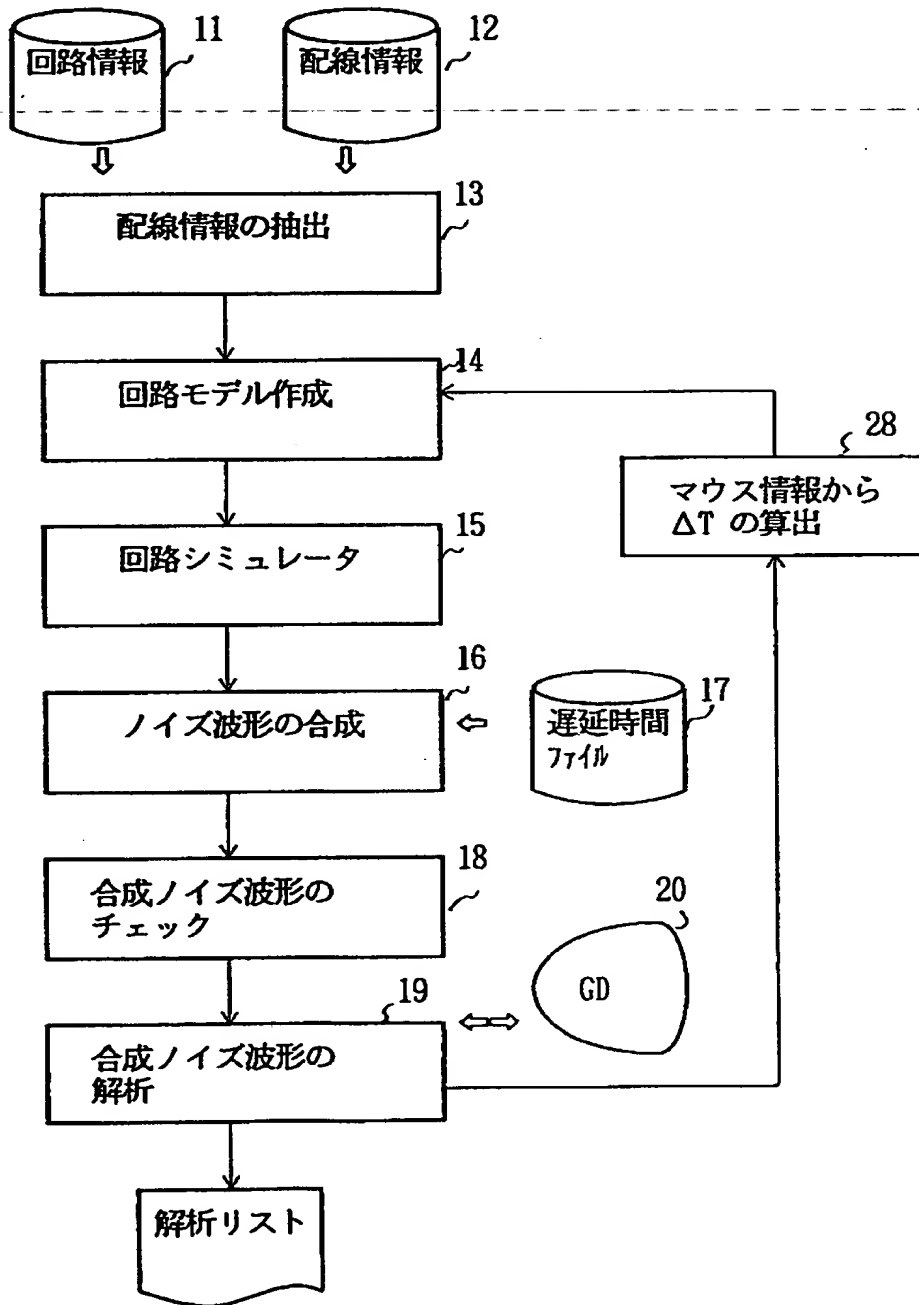
【図 23】

シミュレーション結果のマージおよびノイズ合成の処理イメージを示す図



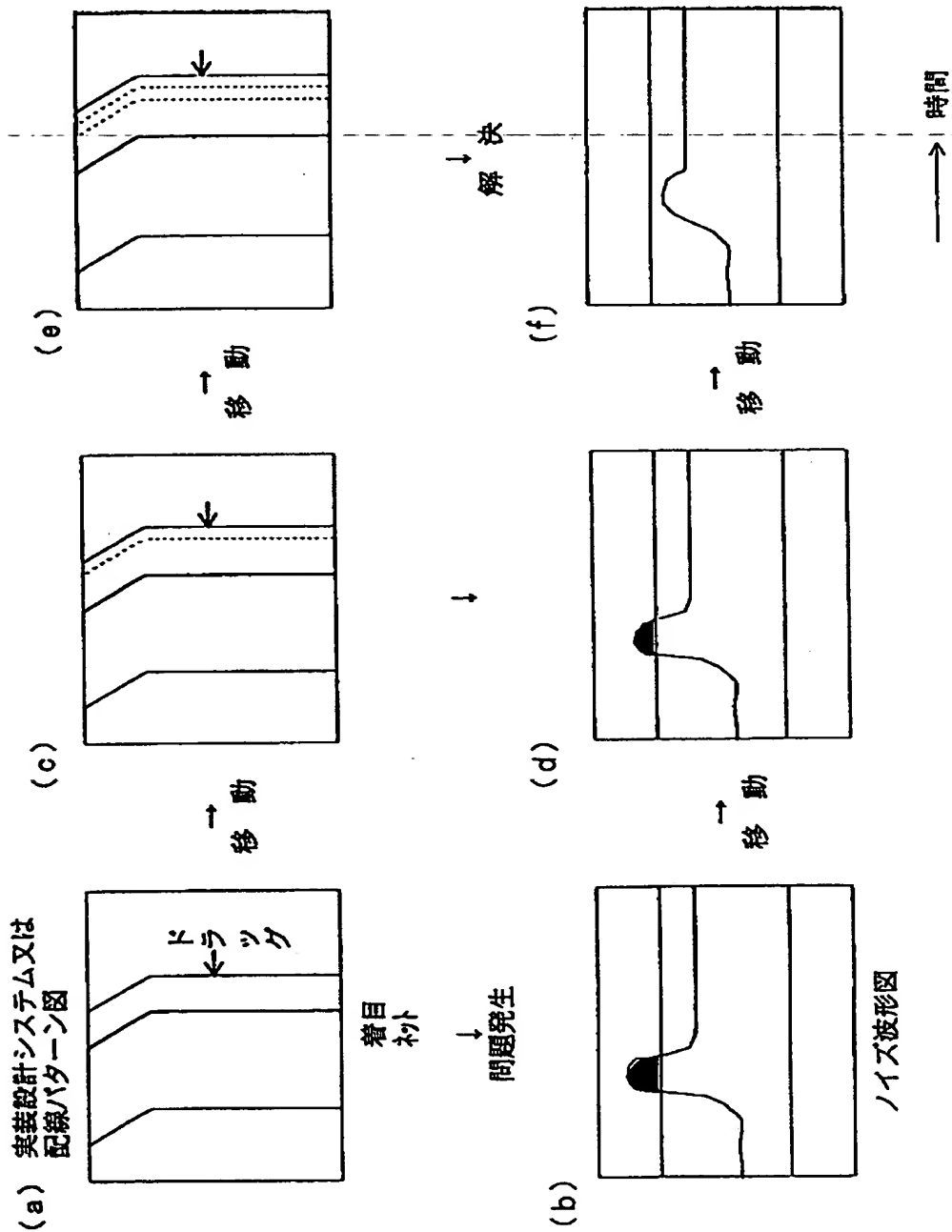
【図 24】

本発明の第 4 の実施例（ネットを移動したときのノイズ合成波形の表示）の機能構成を示す図



【図 25】

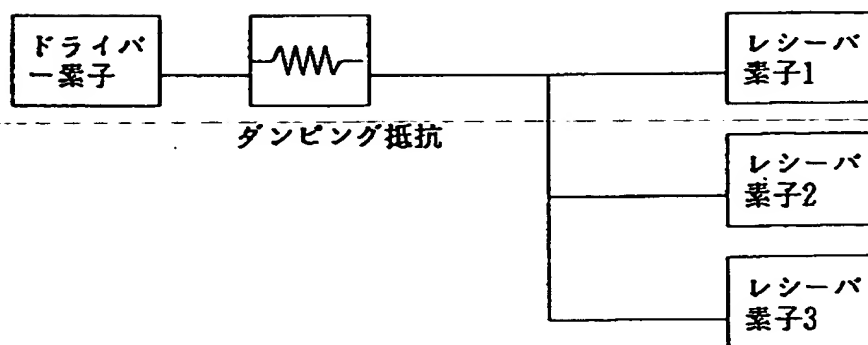
ネットの移動と表示されるノイズ合成波形の例を示す図





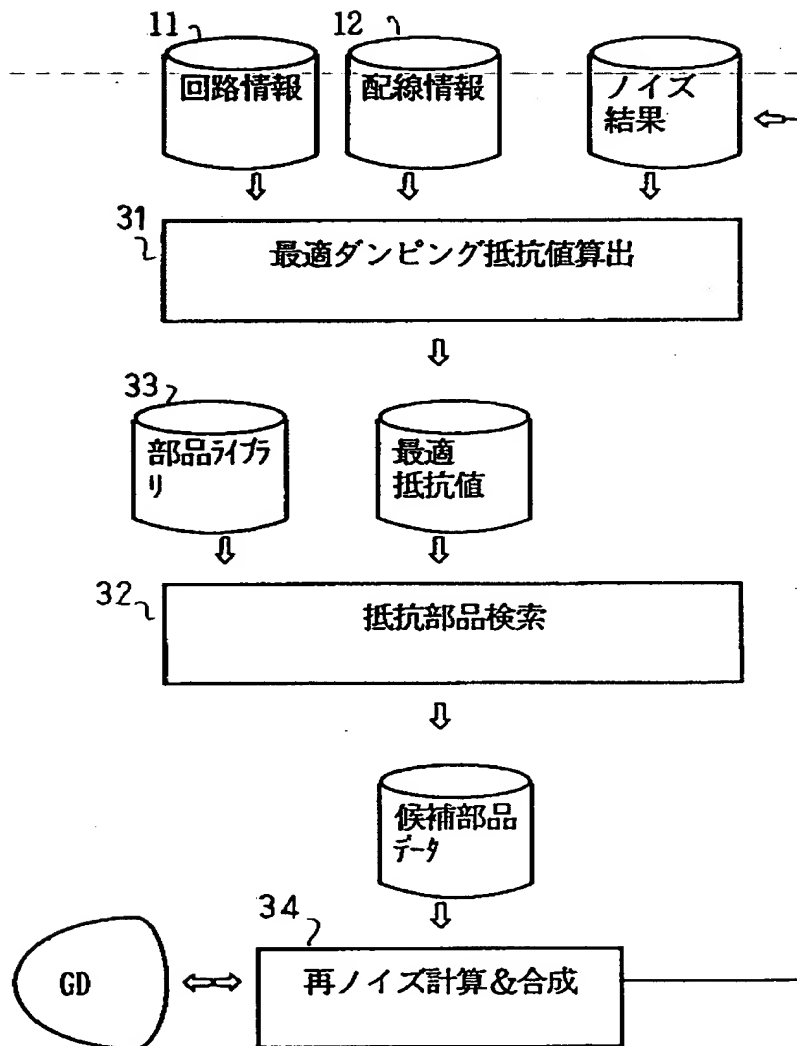
【図 26】

ダンピング抵抗の挿入を説明する図



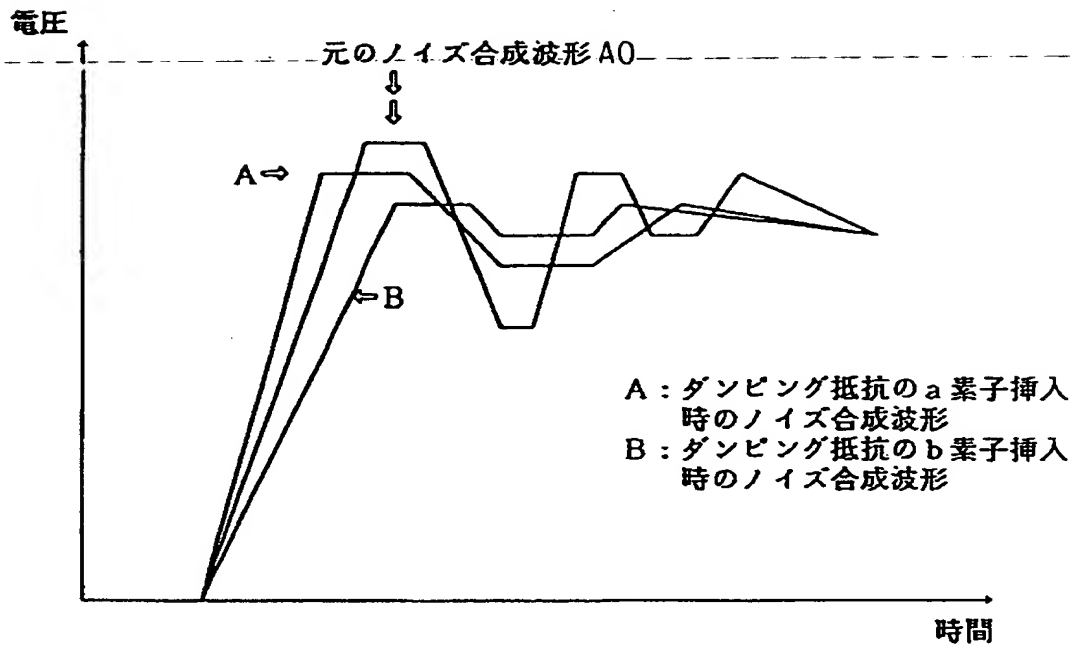
【図 27】

本発明の第 5 の実施例（ダンピング抵抗の挿入とノイズ合成波形の表示）の機能構成を示す図



【図 28】

ダンピング抵抗の値とノイズ合成波形の変化の例を示す図



【書類名】 要約書

【要約】

【課題】 個々のノイズを考慮した実際に則した波形により、各ノイズを統合的に解析し、ノイズ計算精度、チェック精度を向上させること。

【解決手段】 回路情報 1、配線情報 2 からモデル作成手段 3 によりシミュレーションモデルを作成し、回路シミュレータ 4 によりシミュレーションを行って伝送路の波形なまり、反射ノイズ、クロストーク等のノイズを計算する。ついで、ノイズ合成手段 5 により、上記各ノイズの発生タイミングを考慮して、各ノイズを合成し、ノイズ合成波形を得て、ノイズ解析手段 6 によりノイズマージンチェック等を行う。また、同様にクロック波形をチェックすることもできる。さらに、上記回路シミュレーションを並列プロセッサ、ネットワーク上の複数のコンピュータを利用して行うことにより処理を高速化することができる。

【選択図】 図 1

【書類名】 職権訂正データ  
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】

【識別番号】 000005223  
【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号  
【氏名又は名称】 富士通株式会社

【代理人】

申請人

【識別番号】 100100930  
【住所又は居所】 東京都荒川区西日暮里4丁目17番1号 佐原マン  
ション4FC 長澤特許事務所  
【氏名又は名称】 長澤 俊一郎

【選任した代理人】

【識別番号】 100080894  
【住所又は居所】 東京都荒川区西日暮里4丁目17番1号 佐原マン  
ション4FA 京谷特許事務所  
【氏名又は名称】 京谷 四郎

出 願 人 履 歴 情 報

識別番号 [000005223]

---

1. 変更年月日	1996年 3月26日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中4丁目1番1号
氏 名	富士通株式会社

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**